

Описание базовых функциональных ячеек для разработки самосинхронных схем и методология их проектирования

1	Система обозначений и состав библиотек 5503CC/5507CC	1
---	--	---

	Описание базовых функциональных ячеек	2
--	---	---

	Методология проектирования самосинхронных схем.....	3
--	---	---

	Анализ самосинхронности схем ограниченного объема методом диаграмм переходов.....	4
--	--	---

Раздел I. Система обозначений и состав библиотек 5503CC/5507CC

Основные группы функциональных ячеек	1-2
Логические ячейки, выполняющие простую функцию	1-2
Логические функции, выполняющие сложную функцию	1-3
Мультиплексоры	1-5
Преобразователи, компараторы, мажоритарные ячейки	1-5
Индикаторные ячейки	1-6
Триггеры – части макроячеек	1-9
Функционально законченные триггеры	1-11
Разряд последовательного счетчика	1-14
Разряд сдвигового регистра	1-15
Ячейки одноразрядного сумматора	1-16
Арбитры	1-16
Ячейки шины	1-17
Макроячейки	1-17

Введение

Представляемая библиотека ячеек предназначена для реализации самосинхронизирующихся (далее для краткости – самосинхронных, СС) устройств, независимых от задержек ячеек (НЗЯ). В ее состав входят базовые ячейки и макроячейки, отсутствующие в основной библиотеке функциональных ячеек базовых матричных кристаллов (БМК) серий 5503 и 5507¹.

Данная библиотека СС-ячеек (в САПР «Ковчег» она обозначается как 5503СС) является расширением унифицированной библиотеки функциональных ячеек (в САПР «Ковчег» она обозначается как 5503), которая ориентирована на разработку синхронных и асинхронных полужаказных микросхем на БМК серий 5503 и 5507. Предлагаемое вашему вниманию практическое пособие входит в состав серии из 4 книг «Полужаказные БИС на БМК серий 5503 и 5507», поэтому в нем не приводятся сведения о конструкции, электрических параметрах и другая информация о БМК серий 5503 и 5507, приведенная в других книгах серии.

Термин «независимые от задержек ячеек» означает, что любой инициированный извне переходный процесс в элементе должен быть индицирован (зафиксирован факт его окончания) и задержка любого компонента элемента (например инвертора) может иметь произвольное конечное значение. Ячейки НЗЯ-библиотеки могут быть использованы для построения синхронных, асинхронных или квазисамосинхронных устройств, в которых приведенные условия не соблюдаются или соблюдаются частично. Все ячейки классов «Логические ячейки, выполняющие простую функцию» и «Логические ячейки, выполняющие сложную функцию» не содержат какой-либо самосинхронной специфики и могут рассматриваться как расширение традиционных библиотек логических ячеек. В дальнейшем, если это не оговорено особо, под термином «самосинхронный» (СС) будет пониматься НЗЯ-исполнение.

Описания ячеек содержат краткие структурно-функциональные характеристики, логические функции, таблицы истинности и (если необходимо) сигнальные графы. В нотации логических функций используются символы логических операций сложения «+», умножения «*» и инверсии «/».

СС-ячейки обеспечивают индикацию окончания процессов перехода из рабочей фазы в промежуточную (спейсер) и обратно.

Спейсеры могут принимать значения 0 и 1.

В соответствии с принципами СС-схемотехники схемы имеют на входе какие-либо сигналы следующих типов или их сочетание:

- информационные унарные (непарные) входные сигналы;
- информационные бифазные (парные) сигналы;
- информационные парафазные сигналы без спейсера;
- информационные парафазные сигналы со спейсером;
- индикаторные унарные сигналы;
- управляющие сигналы (сигналы разрешения),
- мультистабильные сигналы.

¹ А.Н. Денисов, Ю.П. Фомин, В.В. Коняхин, Р.А. Фёдоров / Под общ. ред. А.Н. Саурова. Библиотека функциональных ячеек для проектирования полужаказных микросхем серий 5503 и 5507. М.: Техносфера, 2012. – 304 с.

Под информационным унарным сигналом понимается обычный непарный сигнал, например унарный вход D у D -триггера.

Под бифазным сигналом (БФ) понимается пара выходов бистабильной ячейки (название сигнала указывает на его родственную связь с такой ячейкой). Бифазный сигнал имеет два устойчивых состояния (01 и 10) и только одно транзитное (переходное) состояние (00 или 11).

Под парафазным сигналом без спейсера (ПФ) понимается пара сигналов, имеющая два устойчивых состояния (01 и 10) и два транзитных состояния (00 и 11). Пример – вход и выход инвертора.

Под парафазным сигналом со спейсером (ПФС) понимается представление исходного одноразрядного сигнала двумя битами. Например, 0 кодируется как 01, а 1 – как 10. Роль спейсера играет один из двух наборов – 00 или 11. Сигнал ПФС имеет три устойчивых состояния: 01, 10 и 00 (или 11).

Под мультистабильным сигналом (МС) понимается совокупность из m сигналов, имеющая одно спейсерное состояние, в котором все сигналы принимают одинаковое значение, и m рабочих состояний, в каждом из которых только один из сигналов принимает значение, противоположное спейсерному. Пример – сигналы выборки однокаскадного мультиплексора.

Если библиотечная ячейка не имеет сигнала разрешения записи, то тип спейсера в названии ячейки указывает на тип спейсера информационных ПФС-входов; например, в названии ячейки R010 (однотактный RS-триггер с нулевым спейсером) состояние спейсера (режима хранения информации) определяет состояние информационных ПФС-сигналов – RS = 00.

Если библиотечная ячейка имеет сигнал разрешения записи (например, R0E10 – однотактный RS-триггер с нулевым спейсером и разрешением записи), то в названии ячейки указывается тип спейсера именно по сигналу разрешения записи. В данном случае нулевое значение сигнала разрешения записи запрещает запись в триггер состояния информационных RS-входов и триггер хранит информацию, записанную в него ранее.

Для ячеек с разрешением записи тип спейсера управляющего сигнала, указанный в названии ячейки, может совпадать или отличаться от типа спейсера информационных ПФС-сигналов. Например, у ячейки R0RE11 они совпадают, а у ячейки R0RE12 – отличаются. Тип спейсера информационных ПФС-сигналов, если таковые используются, указывается в тексте описания ячейки и в таблице истинности.

На рисунках приняты следующие обозначения:

B (BB) – прямой (обратный) сигнал БФ-сигнала, например B2, B2B – второй БФ-сигнал на входе индикатора АОАОА1;

C – унарный сигнал самосинхронного сброса в нуль;

D – информационный унарный сигнал (сигнал данных);

E – управляющий сигнал (сигнал разрешения);

G – идентификатор гистерезисного триггера в аббревиатуре названия ячейки и обозначении выполняемой им функции;

I – унарный сигнал индикации текущей фазы работы схемы;

P – унарный сигнал самосинхронной установки в единицу;

P (PB) – прямой (обратный) сигнал ПФС-сигнала;

R , RT – унарный сигнал синхронного (асинхронного) сброса;

$R + S$ – парный информационный сигнал сброса/установки RS-триггера;

$RT + ST$ – парный управляющий сигнал СС-сброса/установки RS-триггера;

S , ST – унарный сигнал синхронной или асинхронной установки в единицу;

W – унарный управляющий сигнал разрешения самосинхронного сброса/установки с использованием парных сигналов RT , ST ;

0 (1) – идентификатор нулевого (единичного) спейсера в аббревиатуре названия ячейки и обозначении функции, выполняемой ячейкой.

Знаком «+» в имени сигнала помечено его будущее значение.

Символ «*» в таблицах истинности означает любое возможное состояние, «X» – неопределенное состояние.

Символ \boxtimes в условном графическом обозначении (УГО) означает, что это ячейка с тремя состояниями и доопределением до высокого уровня.

Символ \boxdot в УГО означает, что это ячейка с тремя состояниями и доопределением до низкого уровня.

Символ \boxplus в УГО означает, что выходы ячейки в рабочих состояниях – инверсные, а в состоянии спейсера – одинаковые.

В таблице истинности для ряда ячеек, например G0P2, G0PI, G0PI2, G1P2, G1PI, G1PI2 и других, некоторые комбинации входов помечены (выделены серым) как запрещенные. С позиций самосинхронизации эти состояния недопустимы, так как нарушается контроль действительного окончания переходных процессов. Если такие комбинации появятся на входах ячейки, система моделирования «Ковчег» выдаст предупреждение пользователю.

В таблице задержек ячейки приведены задержки переключения соответствующего выхода ячейки при изменении входа, указанного в пути, для БМК серии 5503/5507. Значения t^{01} и t^{10} соответствуют задержкам переключения выхода из состояния с низким уровнем (логического 0) в состояние с высоким уровнем (логическую 1) и наоборот.

Термин «каскадность ячейки» используется в данном руководстве в двух смыслах: логическом и электрическом. В логическом смысле термин «каскадность» используется при описании логических ячеек, выполняющих сложную функцию. В начале имени ячейки указывается обозначение функции групп входов первого каскада и количество входов каждой группы. Далее дается обозначение функций второго и третьего каскадов.

На рис. 1 показаны УГО трех ячеек. В соответствии с термином *логической* каскадности ячейки AND4 и AND4M – однокаскадные, а ячейка A44OI – двухкаскадная.

В СС-схемотехнике термин «однокаскадность» используется в *электрическом* смысле. При этом однокаскадной является ячейка, имеющая один внешний выход, одну одновыходовую функциональную часть, определяющую логическую функцию ячейки, и в некоторых случаях один или несколько инверторов или повторителей. В соответствии с этим определением AND4 – двухкаскадная ячейка, AND4M и A44OI – однокаскадные.

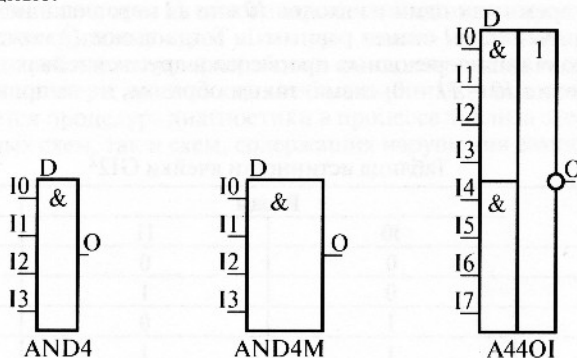


Рис. 1. Примеры УГО логических ячеек

В СС-схеме необходимо формирование общего (глобального) сигнала окончания переходных процессов путем сборки локальных сигналов индикации. На рис. 2 приведены примеры реализации так называемого гистерезисного триггера (G-триггера) GI2 — индикатора двух локальных сигналов индикации.

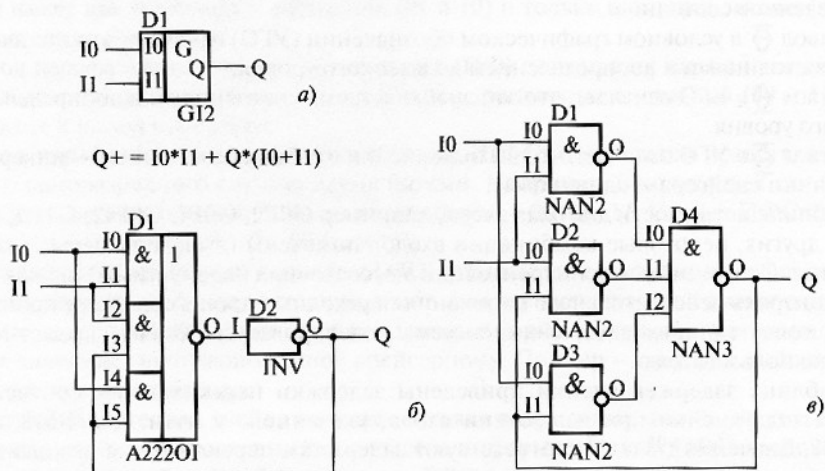


Рис. 2. Двухвходовой G-триггер: (а) УГО и выполняемая функция, (б) корректная и (в) некорректная реализации

Если наборы на входах $I0$ и $I1$ (00 и 11) фиксируются на длительное время, за которое успевают закончиться все переходные процессы, оба варианта реализации (б) и (в) свободны от состязаний. Однако если в схеме (б) изменение выхода — признак окончания всех переходных процессов, то в схеме (в) после изменения выхода переходные процессы в первом каскаде могут продолжаться.

G-триггер должен индцировать окончание переходных процессов не только в схемах, формирующих его входы, но и в себе самом. При этом предполагается, что логические состязания на уровне одной однокаскадной ячейки невозможны, т.к. время ее переключения определяется в основном перезарядом ее выходной емкости.

Рассмотрим возможные состязания в схеме (в) G-триггера. Исходное состояние $I0 = I1 = 0$, при этом на выходах всех ячеек первого каскада логическая 1, а $Q = 0$. Изменение выхода ($Q = 1$) произойдет после того, как выполнится условие $I0 = I1 = 1$. Предположим, что задержки ячеек $D2$ и $D3$ так велики, что сигналы на их выходах остались равными 1, в то время как один из входов $I0$ или $I1$ перешел в исходное состояние 0. При этом выход ячейки $D1$ станет равным 1. Тогда выход Q может перейти из 1 в 0, не дожидаясь окончания переходных процессов в других ячейках первого каскада, т.е. выполнения условия $I0 = I1 = 0$; схема, таким образом, не выполнит функцию индикатора.

Таблица истинности ячейки GI2²

№ строки	Входы		Выход
	I0	I1	Q
1	0	0	0
2	0	1	хранение
3	1	0	хранение
4	1	1	1

² Напомним, что самосинхронная схема (в данном случае G-триггер) должна работать корректно при любых величинах задержек в ее элементах.

Реализация сложных индикаторных и функциональных СС-ячеек, эффективных по быстродействию и аппаратным затратам, требует более разнообразных однокаскадных ячеек в универсальном функциональном базисе И-ИЛИ-НЕ/ИЛИ-И-НЕ. Этим объясняется ввод в библиотеку ячеек в базисе И-ИЛИ-НЕ и ИЛИ-И-НЕ, не имеющих СС-специфики.

В настоящем пособии представлено 193 ячейки и 13 макроячеек.

В пособие вошло четыре раздела. Каждый раздел имеет составную нумерацию страниц, включающую в себя номер раздела и номер страницы в пределах раздела.

• Раздел 1. Система обозначений и состав библиотек 5503СС/5507СС

В разделе представлена система буквенных обозначений библиотечных ячеек, состав групп ячеек с указанием имени, выполняемой функции и страницы, на которой приведено описание ячейки.

• Раздел 2. Описание базовых логических функциональных ячеек

В разделе в алфавитном порядке представлены описания базовых логических ячеек. Для каждой ячейки указываются ее основные данные, а именно: имя ячейки, графический образ, описание функционирования, таблица истинности, расчетные значения задержек распространения сигналов, рекомендуемые значения нагрузочной способности выходов, топологический размер ячейки, а также, при их наличии, приводится список выводов, у которых коэффициент объединения по входу отличен от единицы.

• Раздел 3. Методология проектирования самосинхронных схем

В разделе рассмотрены основные принципы и методы проектирования самосинхронной схмотехники. С учетом относительной новизны самосинхронных схем на качественном уровне описываются отличия синхронных, асинхронных и самосинхронных схем. Приводится перечень потенциальных преимуществ самосинхронных схем и причины медленного развития самосинхронной схмотехники. Приводится классификация самосинхронных схем. Излагаются основные принципы проектирования комбинационных и последовательностных схем. Подробно рассматриваются вопросы конвейеризации самосинхронных схем, реализации отказоустойчивости самосинхронных схем и оптимизации их энергопотребления. Раздел завершается рассмотрением ограничений при проектировании самосинхронных схем и организации интерфейса между синхронными и самосинхронными схемами.

• Раздел 4. Анализ самосинхронности схем ограниченного объема методом диаграмм переходов

В разделе изложено руководство по квалификационному анализу разработанных схем на предмет их соответствия принципам самосинхронности.

Рассматривается анализ схем на самосинхронность с помощью одной из программ, которая находится в открытом доступе и которую можно использовать для начального освоения самосинхронных схем и разработки самосинхронных схем ограниченного объема. Приводятся примеры анализа как комбинационных, так и последовательностных схем; описывается процедура диагностики в процессе анализа схем — как корректных, самосинхронных схем, так и схем, содержащих нарушения самосинхронности.